

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-305510

(43)Date of publication of application : 02.11.2000

(51)Int.Cl.

G09G 3/28
G09G 3/20

(21)Application number : 11-112065

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 20.04.1999

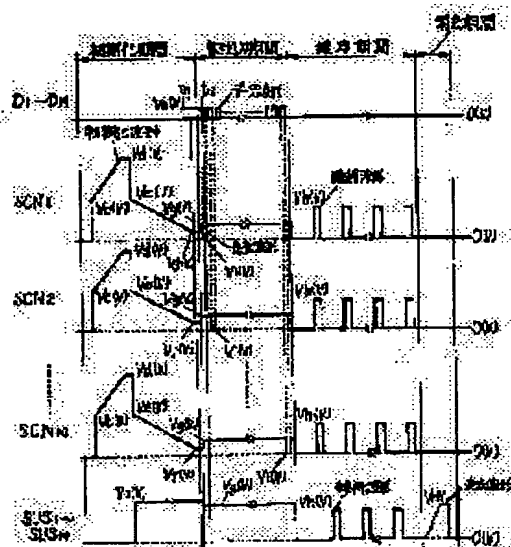
(72)Inventor : ITO KOJI
OKUMURA SHIGEYUKI

(54) DRIVING METHOD OF AC PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce a cost by reducing a withstand voltage of a data electrode driving circuit, and to reduce a power consumption of the data electrode driving circuit.

SOLUTION: A potential of a scanning electrode (for example, a potential of a scanning electrode SCN1 at the time t2) V_i (V) applying a scanning waveform is set lower than a potential of the scanning electrode V_f (V) at an application finish time t1 of an initialized waveform, and also a potential of a sustaining electrode V_q (V) at the time of applying the scanning waveform is set lower than a potential of the sustaining electrode V_p (V) at the application finish time t1 of the initialized waveform.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-305510

(P2000-305510A)

(43) 公開日 平成12年11月2日 (2000. 11. 2)

(51) Int.Cl.⁷G 0 9 G 3/28
3/20

識別記号

6 1 1
6 2 4

F I

G 0 9 G 3/28
3/20

テ-マ-ト* (参考)

E 5 C 0 8 0
6 1 1 A
6 2 4 M

審査請求 未請求 請求項の数 2 O L (全 9 頁)

(21) 出願番号

特願平11-112065

(22) 出願日

平成11年4月20日 (1999. 4. 20)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 伊藤 幸治

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 奥村 茂行

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100097445

弁理士 岩橋 文雄 (外 2 名)

Fターム (参考) 5C080 AA05 BB05 CC03 DD26 DD27

EE29 FF12 GG02 GG08 HH02

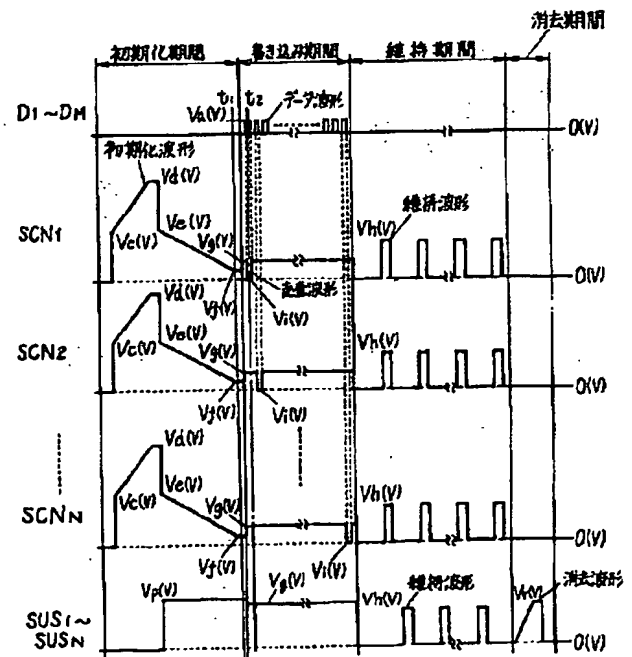
HH04 JJ02 JJ04 JJ05 JJ06

(54) 【発明の名称】 AC型プラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】 データ電極駆動回路の耐電圧を下げてコストを低減するとともに、データ電極駆動回路の消費電力を低減する。

【解決手段】 走査波形を印加している走査電極の電位 (例えば時間 t_2 における走査電極 SCN_1 の電位) V_i (V) が、初期化波形の印加終了時間 t_1 における走査電極の電位 V_f (V) よりも低く設定されているとともに、走査波形の印加時における維持電極の電位 V_q (V) が、初期化波形の印加終了時間 t_1 における維持電極の電位 V_p (V) よりも低く設定されている。



【特許請求の範囲】

【請求項 1】 放電空間を挟んで対向配置した第一基板と第二基板とを有し、前記第一基板上に誘電体層で覆われた複数の対となる走査電極および維持電極が配列され、前記第二基板上に前記走査電極および前記維持電極と直交対向した複数のデータ電極が配列された AC 型プラズマディスプレイパネルの駆動方法であって、前記走査電極に緩やかな傾斜を持つ初期化波形を印加する初期化期間と、前記走査電極に前記初期化波形と逆極性の走査波形を順次に印加するとともに、前記データ電極に前記初期化波形と同極性のデータ波形を選択して印加する書き込み期間とを有し、前記走査波形が印加されている前記走査電極の電位が、前記初期化波形の印加終了時における前記走査電極の電位よりも低く設定されているとともに、前記走査波形の印加時における前記維持電極の電位が、前記初期化波形の印加終了時における前記維持電極の電位よりも低く設定されている AC 型プラズマディスプレイパネルの駆動方法。

【請求項 2】 前記初期化波形の印加終了時における前記走査電極の電位と前記走査波形が印加されている前記走査電極の電位との差の絶対値、および、前記初期化波形の印加終了時における前記維持電極の電位と前記走査波形の印加時における前記維持電極の電位との差の絶対値が、0 V を越え 40 V 以下である請求項 1 記載の AC 型プラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、テレビジョン受像機およびコンピュータ端末等の画像表示に用いられる AC 型プラズマディスプレイパネルの駆動方法に関するものである。

【0002】

【従来の技術】従来の AC 型プラズマディスプレイパネル(以下、パネルという)では、図 3 に示すように、第一のガラス基板 1 上に複数の対を成す走査電極 2 と維持電極 3 とが互いに平行に付設され、走査電極 2 および維持電極 3 を覆って誘電体層 4 および保護膜 5 が設けられている。第二のガラス基板 6 上には誘電体層 7 で覆われた複数のデータ電極 8 が付設され、データ電極 8 間の誘電体層 7 上にはデータ電極 8 と平行して隔壁 9 が設けられている。誘電体層 7 表面と隔壁 9 の側面には蛍光体 10 が設けられている。そして、走査電極 2 および維持電極 3 とデータ電極 8 とが直交するように第一のガラス基板 1 と第二のガラス基板 6 とが放電空間 11 を挟んで対向して配置されている。また、隣り合った二つの隔壁 9 に挟まれ、対を成す走査電極 2 および維持電極 3 とデータ電極 8 との交差部には放電セル 12 が構成される。放電空間 11 には、放電ガスとしてヘリウム、ネオンおよびアルゴンのうち少なくとも 1 種とキセノンとが封入されている。

【0003】このパネルの電極配列は、図 4 に示すように M×N のマトリクス構成であり、列方向には M 列のデータ電極 $D_1 \sim D_M$ が配列されており、行方向には N 行の走査電極 $SCN_1 \sim SCN_N$ および維持電極 $SUS_1 \sim SUS_N$ が配列されている。また、図 3 に示した放電セル 12 は図 4 に示すような領域に設けられている。

【0004】このパネルを駆動するための従来の駆動方法の動作タイミング図を図 5 に示す。図 5 は 1 サブフィールド期間を表しており、1 画面を表示するための 1 フィールド期間は複数のサブフィールド期間により構成される。次に、従来のパネルの駆動方法について、図 3 ないし図 5 を用いて説明する。

【0005】図 5 に示すように、初期化期間の前半の初期化動作において、全てのデータ電極 $D_1 \sim D_M$ および全ての維持電極 $SUS_1 \sim SUS_N$ を 0 (V) に保持し、全ての走査電極 $SCN_1 \sim SCN_N$ には、0 (V) から全ての維持電極 $SUS_1 \sim SUS_N$ に対して放電開始電圧以下となる電位 V_c (V) まで急速に上昇した後、放電開始電圧を越える電位 V_d (V) まで緩やかに上昇する正極性の初期化波形を印加する。この初期化波形の緩やかな上昇過程では、個々の放電セル 12 において、全ての走査電極 $SCN_1 \sim SCN_N$ から全てのデータ電極 $D_1 \sim D_M$ および全ての維持電極 $SUS_1 \sim SUS_N$ に一回目の微弱な初期化放電が起こり、走査電極 $SCN_1 \sim SCN_N$ 上の保護膜 5 表面に負の壁電圧が蓄積され、データ電極 $D_1 \sim D_M$ 上の蛍光体 10 表面および維持電極 $SUS_1 \sim SUS_N$ 上の保護膜 5 表面には正の壁電圧が蓄積される。

【0006】次に、初期化期間の後半の初期化動作において、全ての維持電極 $SUS_1 \sim SUS_N$ に電位 V_q (V) を印加し、全ての走査電極 $SCN_1 \sim SCN_N$ に、電位 V_d から全ての維持電極 $SUS_1 \sim SUS_N$ に対して放電開始電圧以下となる電位 V_e (V) まで急速に下降した後、放電開始電圧を越える電位 V_i (V) まで緩やかに下降して、初期化波形の印加を終了する。この初期化波形の緩やかな下降過程では、個々の放電セル 12 において、全てのデータ電極 $D_1 \sim D_M$ および全ての維持電極 $SUS_1 \sim SUS_N$ から全ての走査電極 $SCN_1 \sim SCN_N$ に二回目の微弱な初期化放電が起こり、走査電極 $SCN_1 \sim SCN_N$ 上の保護膜 5 表面の負の壁電圧、維持電極 $SUS_1 \sim SUS_N$ 上の保護膜 5 表面の正の壁電圧、および、データ電極 $D_1 \sim D_M$ 上の蛍光体 10 表面の正の壁電圧が、引き続き書き込み動作に適した壁電圧にまで弱められる。

【0007】以上により初期化期間の初期化動作が終了する。

【0008】次の書き込み期間の書き込み動作において、全ての走査電極 $SCN_1 \sim SCN_N$ に電位 V_g (V) を印加し、全ての維持電極 $SUS_1 \sim SUS_N$ に引き続き電位 V_q を印加する。また、データ電極 $D_1 \sim D_M$ のうち、一行目に表示すべき放電セル 12 に対応する所定の

データ電極 D_j (j は 1 ~ M の整数を表す) に初期化波形と同極性の電位 V_b (V) のデータ波形を印加するとともに、一行目の走査電極 SCN_1 に、初期化波形と逆極性で初期化波形の終了時の電位 V_i と同じ電位である電位 V_i の走査波形を印加する。このとき、所定のデータ電極 D_j と走査電極 SCN_1 との交差部 (第一交差部) における蛍光体 10 表面と走査電極 SCN_1 上の保護膜 5 表面との間の電位差は、データ波形の電位 V_b にデータ電極 D_j 上の蛍光体 10 表面の正の壁電圧を加えたものから走査電極 SCN_1 上の保護膜 5 表面の負の壁電圧を引いたもの (すなわち絶対値で加算したもの) となるため、第一交差部において、所定のデータ電極 D_j と走査電極 SCN_1 との間で書き込み放電が起こる。同時にこの書き込み放電に誘発され、第一交差部において維持電極 SUS_1 と走査電極 SCN_1 との間でも書き込み放電が起こり、第一交差部の走査電極 SCN_1 上の保護膜 5 表面に正の壁電圧が蓄積され、第一交差部の維持電極 SUS_1 上の保護膜 5 表面に負の壁電圧が蓄積される。

【0009】次に、データ電極 $D_1 \sim D_M$ のうち、二行目に表示すべき放電セル 12 に対応する所定のデータ電極 D_j に初期化波形と同極性の電位 V_b のデータ波形を印加するとともに、二行目の走査電極 SCN_2 に、初期化波形と逆極性で初期化波形の終了時の電位 V_i と同じ電位である電位 V_i の走査波形を印加する。このとき、所定のデータ電極 D_j と走査電極 SCN_2 との交差部 (第二交差部) における蛍光体 10 表面と走査電極 SCN_2 上の保護膜 5 表面との間の電位差は、データ波形の電位 V_b にデータ電極 D_j 上の蛍光体 10 表面の正の壁電圧を加えたものから走査電極 SCN_2 上の保護膜 5 表面の負の壁電圧を引いたものとなるため、第二交差部において、所定のデータ電極 D_j と走査電極 SCN_2 との間で書き込み放電が起こる。同時にこの書き込み放電に誘発され、第二交差部において維持電極 SUS_2 と走査電極 SCN_2 との間でも書き込み放電が起こり、第二交差部の走査電極 SCN_2 上の保護膜 5 表面に正の壁電圧が蓄積され、第二交差部の維持電極 SUS_2 上の保護膜 5 表面に負の壁電圧が蓄積される。

【0010】同様な動作が N 行目まで引き続いて行われ、書き込み期間の書き込み動作が終了する。

【0011】書き込み期間に続く維持期間の維持動作において、全ての走査電極 $SCN_1 \sim SCN_M$ と全ての維持電極 $SUS_1 \sim SUS_M$ とに電位 V_h (V) の維持波形を交互に印加することにより、書き込み放電を起こした放電セル 12 において維持放電が継続して行われる。この維持放電により発生する紫外線で励起された蛍光体 10 からの可視発光を表示に用いる。

【0012】維持期間に続く消去期間の消去動作において、全ての維持電極 $SUS_1 \sim SUS_M$ に 0 (V) から電位 V_r (V) まで緩やかに上昇する消去波形を印加すると、維持放電を起こした放電セル 12 において、消去波

形が緩やかに上昇する過程で維持電極 SUS_i (i は 1 ~ N の整数を表す) と走査電極 SCN_i との間で微弱な消去放電を起こし、走査電極 SCN_i 上の保護膜 5 表面の負の壁電圧および維持電極 SUS_i 上の保護膜 5 表面の正の壁電圧が弱められて放電を停止させる。

【0013】以上により消去期間の消去動作が終了する。

【0014】

【発明が解決しようとする課題】しかし、このような従来の駆動方法においては、データ波形の電位振幅 V_b が 80 V と大きいと、データ電極を駆動する回路 (データ電極駆動回路) は 80 V 以上の高耐電圧のものが必要となりコスト高になるという課題があった。また、データ電極駆動回路の消費電力は、(データ電極容量) \times (データ波形の繰り返し周波数) \times (データ波形の電位振幅)² \times (データ電極本数) で決まるが、例えば 42 インチワイド VGA パネルの場合、データ電極駆動回路の最大消費電力は 200 W であり、極めて大きくなるという課題があった。

【0015】本発明はこのような課題を解決するためになされたものであり、データ電極駆動回路の耐電圧を下げコストを低減するとともに、データ電極駆動回路の消費電力を低減することのできるパネルの駆動方法を得ることを目的とする。

【0016】

【課題を解決するための手段】本発明の AC 型プラズマディスプレイパネルの駆動方法は、放電空間を挟んで対向配置した第一基板と第二基板とを有し、前記第一基板上に誘電体層で覆われた複数の対となる走査電極および維持電極が配列され、前記第二基板上に前記走査電極および前記維持電極と直交対向した複数のデータ電極が配列された AC 型プラズマディスプレイパネルの駆動方法であって、前記走査電極に緩やかな傾斜を持つ初期化波形を印加する初期化期間と、前記走査電極に前記初期化波形と逆極性の走査波形を順次に印加するとともに、前記データ電極に前記初期化波形と同極性のデータ波形を選択して印加する書き込み期間とを有し、前記走査波形が印加されている前記走査電極の電位が、前記初期化波形の印加終了時における前記走査電極の電位よりも低く設定されているとともに、前記走査波形の印加時における前記維持電極の電位が、前記初期化波形の印加終了時における前記維持電極の電位よりも低く設定されているものである。

【0017】この方法により、データ電極に印加するデータ波形の電位振幅を小さくすることができる。

【0018】

【発明の実施の形態】以下に、本発明の実施の形態について図面を用いて説明する。なお、本発明の実施形態で用いるパネルは、図 3 に示した従来のパネルと同じであり、このパネルの電極配列図は図 4 に示したものと同一

である。したがってそれらの説明は省略する。

【0019】図1は本発明の一実施形態のパネルの駆動方法を示す動作タイミング図である。図1に示すように、まず、初期化期間の前半の初期化動作において、全てのデータ電極 $D_1 \sim D_n$ および全ての維持電極 $SUS_1 \sim SUS_n$ を0 (V) に保持し、全ての走査電極 $SCN_1 \sim SCN_n$ に、0 (V) から全ての維持電極 $SUS_1 \sim SUS_n$ に対して放電開始電圧以下となる電位 V_c (V) まで急速に上昇した後、放電開始電圧を越える電位 V_d (V) まで緩やかに上昇する正極性の初期化波形を印加する。この初期化波形の緩やかな上昇過程 (電位 V_c から電位 V_d に至る過程) では、個々の放電セル12において、全ての走査電極 $SCN_1 \sim SCN_n$ から全てのデータ電極 $D_1 \sim D_n$ および全ての維持電極 $SUS_1 \sim SUS_n$ に一回目の微弱な初期化放電が起こり、走査電極 $SCN_1 \sim SCN_n$ 上の保護膜5表面に負の壁電圧が蓄積され、データ電極 $D_1 \sim D_n$ 上の蛍光体10表面および維持電極 $SUS_1 \sim SUS_n$ の保護膜5表面には正の壁電圧が蓄積される。

【0020】次に、初期化期間の後半の初期化動作において、全ての維持電極 $SUS_1 \sim SUS_n$ に電位 V_p (V) を印加し、全ての走査電極 $SCN_1 \sim SCN_n$ に、電位 V_d から全ての維持電極 $SUS_1 \sim SUS_n$ に対して放電開始電圧以下となる電位 V_e (V) まで急速に下降した後、放電開始電圧を越える電位 V_f (V) まで緩やかに下降する波形を印加して、初期化波形の印加を終了する。この初期化波形の緩やかな下降過程では、個々の放電セル12において、全てのデータ電極 $D_1 \sim D_n$ および全ての維持電極 $SUS_1 \sim SUS_n$ から、全ての走査電極 $SCN_1 \sim SCN_n$ に二回目の微弱な初期化放電が起こり、全ての走査電極 $SCN_1 \sim SCN_n$ 上の保護膜5表面の負の壁電圧、全ての維持電極 $SUS_1 \sim SUS_n$ 上の保護膜5表面の正の壁電圧、および、全てのデータ電極 $D_1 \sim D_n$ 上の蛍光体10表面の正の壁電圧が弱められ、初期化動作に続いて行われる書き込み動作に適した壁電圧に調整される。

【0021】以上により初期化期間の初期化動作が終了する。

【0022】次の書き込み期間の書き込み動作において、全ての走査電極 $SCN_1 \sim SCN_n$ に電位 V_g (V) を印加し、全ての維持電極 $SUS_1 \sim SUS_n$ に電位 V_p よりも低い電位 V_q (V) を印加する。そして、全てのデータ電極 $D_1 \sim D_n$ のうち、一行目に表示すべき放電セル12に対応する所定のデータ電極 D_j に初期化波形と同極性の電位 V_a (V) のデータ波形を印加する。また、初期化波形と逆極性であって、初期化波形の印加終了時の電位 V_f よりも低い電位 V_i (V) の走査波形を一行目の走査電極 SCN_1 に印加する。このとき、所定のデータ電極 D_j と走査電極 SCN_1 との交差部 (第一交差部) における蛍光体10表面と走査電極 SCN_1 上の

保護膜5表面との間の電位差は、データ波形の電位 V_a と走査波形の電位 V_i との差に所定のデータ電極 D_j 上の蛍光体10表面の正の壁電圧を加えたものから走査電極 SCN_1 上の保護膜5表面の負の壁電圧を引いたもの (すなわち絶対値で加算したもの) となる。このため、所定のデータ電極 D_j と走査電極 SCN_1 との間で書き込み放電が起こり、同時にこの書き込み放電に誘発され、第一交差部において維持電極 SUS_1 と走査電極 SCN_1 との間でも書き込み放電が起こる。これらの書き込み放電により第一交差部の走査電極 SCN_1 上の保護膜5表面に正の壁電圧が蓄積されるとともに、第一交差部の維持電極 SUS_1 上の保護膜5表面に負の壁電圧が蓄積される。

【0023】次に、データ電極 $D_1 \sim D_n$ のうち、二行目に表示すべき放電セル12に対応する所定のデータ電極 D_j に初期化波形と同極性の電位 V_a のデータ波形を印加する。また、初期化波形と逆極性であって、初期化波形の印加終了時の電位 V_f よりも低い電位 V_i の走査波形を二行目の走査電極 SCN_2 に印加する。このとき、所定のデータ電極 D_j と走査電極 SCN_2 との交差部 (第二交差部) における蛍光体10表面と走査電極 SCN_2 上の保護膜5表面との間の電位差は、データ波形の電位 V_a と走査波形の電位 V_i との差に所定のデータ電極 D_j 上の蛍光体10表面の正の壁電圧を加えたものから走査電極 SCN_2 上の保護膜5表面の負の壁電圧を引いたものとなる。このため、所定のデータ電極 D_j と走査電極 SCN_2 との間で書き込み放電が起こり、同時にこの書き込み放電に誘発され、第二交差部において維持電極 SUS_2 と走査電極 SCN_2 の間でも書き込み放電が起こる。これらの書き込み放電により第二交差部の走査電極 SCN_2 上の保護膜5表面に正の壁電圧が蓄積されるとともに、第二交差部の維持電極 SUS_2 上の保護膜5表面に負の壁電圧が蓄積される。

【0024】同様な動作が引き続いて行われ、最後にデータ電極 $D_1 \sim D_n$ のうち、N行目に表示すべき放電セル12に対応する所定のデータ電極 D_j に初期化波形と同極性の電位 V_a のデータ波形を印加する。また、初期化波形と逆極性であって、初期化波形の印加終了時の電位 V_f よりも低い電位 V_i の走査波形をN行目の走査電極 SCN_n に印加する。このとき、所定のデータ電極 D_j と走査電極 SCN_n との交差部 (第N交差部) において、所定のデータ電極 D_j と走査電極 SCN_n の間および維持電極 SUS_n と走査電極 SCN_n の間で書き込み放電が起こる。第N交差部の走査電極 SCN_n 上の保護膜5表面に正の壁電圧が蓄積され、第N交差部の維持電極 SUS_n 上の保護膜5表面に負の壁電圧が蓄積される。

【0025】以上により書き込み期間の書き込み動作が終了する。

【0026】書き込み期間に続く維持期間の維持動作において、まず全ての走査電極 $SCN_1 \sim SCN_n$ と全ての

10

20

30

40

50

維持電極 $SUS_1 \sim SUS_n$ を0 (V) に一旦戻し、全ての走査電極 $SCN_1 \sim SCN_n$ に正の電位 V_h (V) の維持波形を印加する。このとき、書き込み放電を起こした放電セル12に対応した所定のデータ電極 D_i と所定の走査電極 SCN_i との交差部(書き込み交差部)において、走査電極 SCN_i 上の保護膜5表面と維持電極 SUS_i 上の保護膜5表面との間の電位差は、電位 V_h に、書き込み期間に蓄積された走査電極 SCN_i 上の保護膜5表面の正の壁電圧を加えたものから維持電極 SUS_i 上の保護膜5表面の負の壁電圧を引いたものとなる。このため、書き込み交差部において、走査電極 SCN_i と維持電極 SUS_i との間に維持放電が起こり、書き込み交差部における走査電極 SCN_i 上の保護膜5表面に負の壁電圧が蓄積され、維持電極 SUS_i 上の保護膜5表面に正の壁電圧が蓄積される。その後、維持波形は0 (V) に戻る。

【0027】次に、全ての維持電極 $SUS_1 \sim SUS_n$ に正の電位 V_h の維持波形を印加すると、書き込み交差部における維持電極 SUS_i 上の保護膜5表面と走査電極 SCN_i 上の保護膜5表面との間の電位差は、電位 V_h に維持電極 SUS_i 上の保護膜5表面の正の壁電圧を加えたものから走査電極 SCN_i 上の保護膜5表面の負の壁電圧を引いたものとなる。このため、書き込み交差部において、維持電極 SUS_i と走査電極 SCN_i との間で維持放電が起こり、書き込み交差部における維持電極 SUS_i 上の保護膜5表面に負の壁電圧が蓄積され、走査電極 SCN_i 上の保護膜5表面に正の壁電圧が蓄積される。その後、維持波形は、0 (V) に戻る。

【0028】同様に続いて全ての走査電極 $SCN_1 \sim SCN_n$ と全ての維持電極 $SUS_1 \sim SUS_n$ に正の電位 V_h の維持波形を交互に印加することにより、維持放電が継続して行われる。維持期間の最終において、全ての走査電極 $SCN_1 \sim SCN_n$ に正の電位 V_h の維持波形を印加する。このとき、書き込み交差部において走査電極 SCN_i と維持電極 SUS_i との間に維持放電が起こり、書き込み交差部における走査電極 SCN_i 上の保護膜5表面に負の壁電圧が蓄積され、維持電極 SUS_i 上の保護膜5表面に正の壁電圧が蓄積される。その後、維持波形は0 (V) に戻る。以上により維持期間の維持動作が終了する。この維持放電により発生する紫外線で励起された蛍光体10からの可視発光を表示に用いる。

【0029】維持期間に続く消去期間の消去動作において、全ての維持電極 $SUS_1 \sim SUS_n$ に0 (V) から電位 V_r (V) まで緩やかに上昇する消去波形を印加すると、維持放電を起こした交差部において、消去波形が緩やかに上昇する過程で維持電極 SUS_i と走査電極 SCN_i との間で微弱な消去放電が起こる。この消去放電により、走査電極 SCN_i 上の保護膜5表面の負の壁電圧と維持電極 SUS_i 上の保護膜5表面の正の壁電圧が弱められて放電が停止し、消去動作が終了する。

【0030】以上の動作において、表示が行われない放電セルに関しては、初期化期間に初期化放電は起こるが、書き込み放電、維持放電および消去放電は行われない。したがって、表示が行われない放電セルに対応した走査電極 SCN_i および維持電極 SUS_i 上の保護膜5表面の壁電圧とデータ電極 D_i 上の蛍光体10表面の壁電圧は、初期化期間の終了時のまま保たれる。

【0031】以上の初期化期間、書き込み期間、維持期間および消去期間の一連の動作を1サブフィールドとし、1つの画面を表示するための1フィールドを例えば8つのサブフィールドにより構成する。これら各サブフィールドにおいて表示する放電セルの輝度は、維持波形の印加回数により決まる。そこで、各サブフィールドでの維持波形の数を 2^0 、 2^1 、 2^2 、 \dots 、 2^{n-1} の比率に設定することにより、 $2^n = 256$ 階調の表示が可能になり、テレビジョン受像機およびコンピュータ端末等の画像を表示できる。

【0032】以上で説明した本発明の実施形態によるパネルの駆動方法が従来と異なる点について以下に説明する。

【0033】まず第一の異なる点として、走査波形を印加している走査電極の電位(例えば時間 t_i における走査電極 SCN_i の電位) V_i が、初期化波形の印加終了時間 t_0 における走査電極の電位 V_f よりも低くなっていることである。

【0034】従来の駆動方法では、初期化動作終了時の蛍光体10表面と、走査電極上の保護膜5表面との間の電位差は、全ての放電セル間で均一化されており、安定な書き込み動作が行えるものの、書き込み動作をするのに理想的な電位差よりやや小さめになっていた。このような電位差になるのは、初期化波形に緩やかな下降傾斜(図5で電位 V_e から電位 V_i に至る傾斜)を用いて壁電圧の調整をしているからである。したがって、書き込み動作におけるデータ波形のしきい値電圧が高くなり、データ波形の電位振幅でこれを補うので、結果として従来のデータ波形の電位振幅は大きくなっていた。

【0035】前述のような第一の異なる点を設けることで、書き込み動作における全てのデータ電極 $D_1 \sim D_n$ と走査パルス印加している走査電極 SCN_i との交差部の蛍光体10表面と、走査電極 SCN_i 上の保護膜5表面との間の電位差を、初期化波形の緩やかな下降傾斜(図1で電位 V_e から電位 V_f に至る傾斜)で調整された後の状態での電位差から、さらに電位差 $V_f - V_i$ だけ高めることになる。ただし、電位差 $V_f - V_i$ は表示しない放電セルにおいて誤放電が起きない範囲内での設定に限られる。このようにすることで、書き込み動作におけるデータ波形のしきい値電圧が、電位差 $V_f - V_i$ だけ下がることになり、その分だけ、従来よりもデータ波形の電位振幅を減らすことが可能になる。

【0036】しかし、以上の第一の異なる点だけを実施

したのでは、走査波形を印加したとき、表示しない放電セルにおいて走査波形を印加した走査電極 SCN_i 上の保護膜 5 表面と維持電極 SUS_i 上の保護膜 5 表面との間で誤放電が起きやすくなる。この誤放電を起こさないようにしようとすると、電位差 $V_f - V_i$ をわずかしに設けることができず、結果としてデータ波形の電位振幅をわずかしに減らすことができない。そこで以下の第二の異なる点を設けることで、データ波形の電位振幅を大幅に減らすことができる。

【0037】第二の異なる点は、走査波形の印加時間（例えば、走査電極 SCN_i の場合の時間 t_i ）における維持電極の電位 V_q が、初期化波形の印加終了時間 t_1 における維持電極の電位 V_p よりも低くなっていることである。第一の異なる点だけを設けた場合、走査電極 SCN_i 上の保護膜 5 表面と維持電極 SUS_i 上の保護膜 5 表面との間の電位差は、初期化波形の印加終了時よりも走査波形印加時の方が $V_f - V_i$ だけ大きくなる。しかし、このように第二の異なる点も併せて設けることにより、走査電極 SCN_i 上の保護膜 5 表面と維持電極 SUS_i 上の保護膜 5 表面との間の電位差は、初期化波形の印加終了時よりも走査波形印加時の方が $V_f - V_i - (V_p - V_q)$ だけ大きくなり、第一の異なる点だけを設けた場合よりも走査電極 SCN_i 上の保護膜 5 表面と維持電極 SUS_i 上の保護膜 5 表面との間の電位差を $V_p - V_q$ だけ小さくできる。このため走査波形を走査電極 SCN_i に印加したとき、表示しない放電セルで走査電極 SCN_i 上の保護膜 5 表面と維持電極 SUS_i 上の保護膜 5 表面との間で誤放電が起きにくくなる。したがってデータ電極 $D_1 \sim D_n$ と走査パルス印加している走査電極 SCN_i との交差部の表示しない放電セルの蛍光体 10 表面と、走査電極 SCN_i 上の保護膜 5 表面との間で誤放電が起きない範囲内において電位差 $V_f - V_i$ を大きくとることができることになり、その結果データ波形の電位振幅 V_a を大幅に低減できる。

【0038】図 2 は、本発明の一実施形態のパネルの駆動方法において、電位差 $V_f - V_i$ および電位差 $V_p - V_q$ と、データ波形の電位振幅 V_a との関係を測定した結果である。測定は、対角 4.2 インチで放電セルのサイズが $1.08 \text{ mm} \times 0.36 \text{ mm}$ 、放電セル数が $480 \times (852 \times 3)$ (ドット) のパネルで行った。測定では、 $V_d = 450 \text{ V}$ 、 $V_g = 80 \text{ V}$ 、 $V_i = 0 \text{ V}$ 、 $V_c = V_e = V_h = V_q = V_r = 190 \text{ V}$ とし、データ波形の幅 $= 2 \mu\text{s}$ 、データ波形の周期 $= 2.5 \mu\text{s}$ 、初期化波形の緩やかな下降時間（電位 V_e から電位 V_f に至るまでの時間） $= 150 \mu\text{s}$ とした。そして、電位 V_f と電位 V_p を変化させることで電位差 $V_f - V_i$ および電位差 $V_p - V_q$ を同時に同電位差で変化させた。

【0039】図 2 より、電位差 $V_f - V_i$ と電位差 $V_p - V_q$ を共に 40 V に設定した場合、データ波形の電位振幅 V_a は 40 V にまで低減することがわかる。また、

電位差 $V_f - V_i$ を 40 V を越える値に設定すると、表示しない放電セルにおいて、走査波形を印加するだけで書き込み放電が発生しやすくなるため、実用的ではない。したがって、電位差 $V_f - V_i$ の値および電位差 $V_p - V_q$ の値が、 0 V を越え 40 V 以下となるように設定することにより、書き込み動作での誤放電を起こすことなく、データ波形の電位振幅 V_a を低減することができる。このため、データ電極駆動回路に要求される耐電圧を下げるのが可能となり、データ電極駆動回路のコストを低減できる。また、データ波形の電位振幅 V_a を 40 V にした場合、データ電極駆動回路の最大消費電力は 50 W となり、従来の場合の 25% にまで大幅に低減できる。

【0040】この測定では、電位差 $V_p - V_q$ と電位差 $V_f - V_i$ とを同じ値に設定したが、電位差 $V_p - V_q$ は誤放電に対するマージンを最大にするために、電位差 $V_f - V_i$ とはわずかに異なる値に設定する場合もある。

【0041】なお、上記実施の形態では、走査電極 $SCN_1 \sim SCN_n$ 、維持電極 $SUS_1 \sim SUS_n$ およびデータ電極 $D_1 \sim D_n$ に印加する各駆動波形の基準電位を 0 V とした場合について説明したが、各駆動波形の基準電位が 0 V 以外の電位に設定した場合でも同様である。このパネルは放電セルの周囲が誘電体に囲まれており各駆動波形は容量結合的に放電セルに印加されるため、各駆動波形を DC 的にレベルシフトしてもその動作は変わらないためである。

【0042】また、上記実施の形態では、初期化期間の前半において初期化波形を電位 V_c から電位 V_d まで緩やかに上昇させているが、初期化波形での発光を特に抑制する必要のない場合には、 0 V から電位 V_d まで急速に上昇させてもよい。さらに、初期化波形の緩やかな上昇または下降に要する時間、すなわち、電位 V_c から電位 V_d に至るまでの時間または電位 V_e から電位 V_f に至るまでの時間は $10 \mu\text{s}$ 以上である。この時間は数百 ns である放電遅れ時間よりも十分大きい時間であり、初期化動作を安定に行うことができるための時間である。また、表示画面のリフレッシュ時間の上限が一般的に約 16 ms であることから、初期化波形の緩やかな上昇と下降とに要する時間は実用範囲として 10 ms 以下である。

【0043】

【発明の効果】以上で説明したように、本発明の ΛC 型プラズマディスプレイパネルの駆動方法によれば、走査波形が印加されている走査電極の電位が、初期化波形の印加終了時における走査電極の電位よりも低く設定されているとともに、走査波形の印加時における維持電極の電位が、初期化波形の印加終了時における維持電極の電位よりも低く設定されているので、データ波形の電位振幅を小さくすることができる。したがって、データ電極

駆動回路の耐電圧を下げる事が可能となりデータ電極駆動回路のコストを低減できるとともに、データ電極駆動回路の消費電力を低減することができる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態のパネルの駆動方法を示す動作タイミング図

【図 2】 本発明の一実施形態のパネルの駆動方法における電位差 $V_f - V_i$ および電位差 $V_p - V_q$ とデータ波形の電位振幅 V_a との関係を示す図

【図 3】 従来のパネルの一部切り欠き斜視図

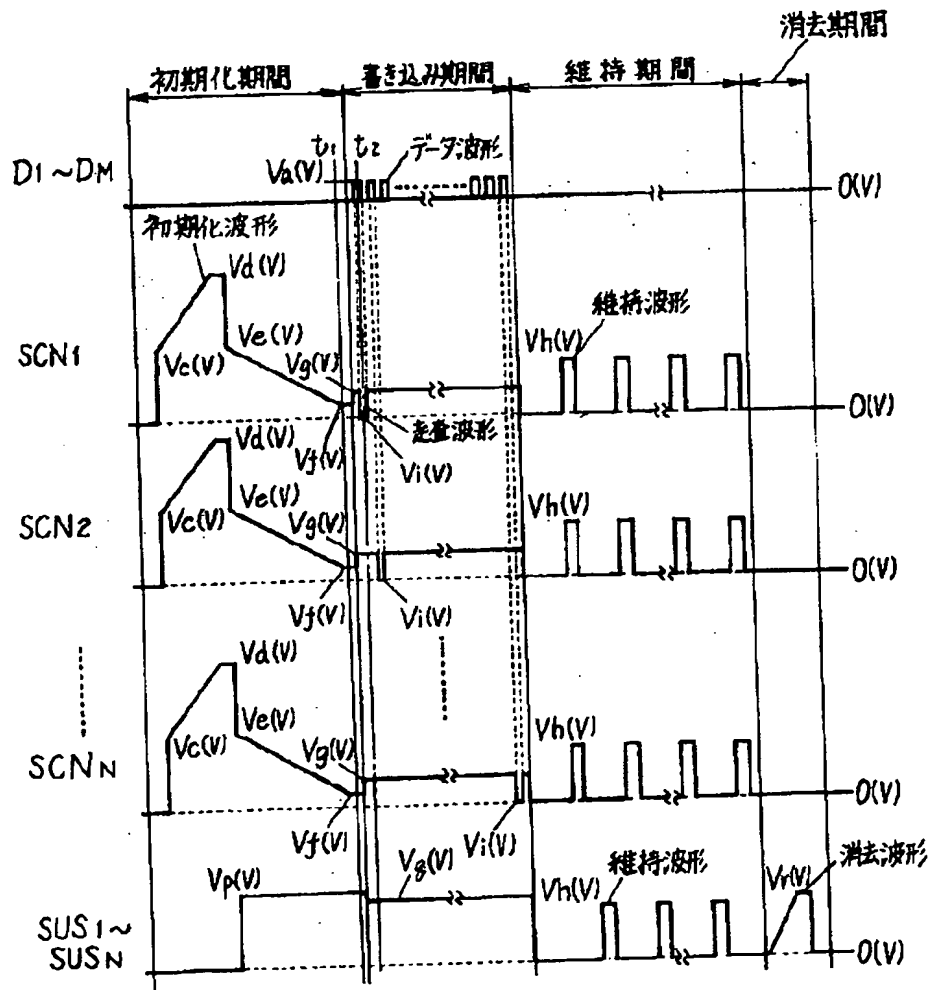
【図 4】 従来のパネルの電極配列図

【図 5】 従来のパネルの駆動方法を示す動作タイミング図

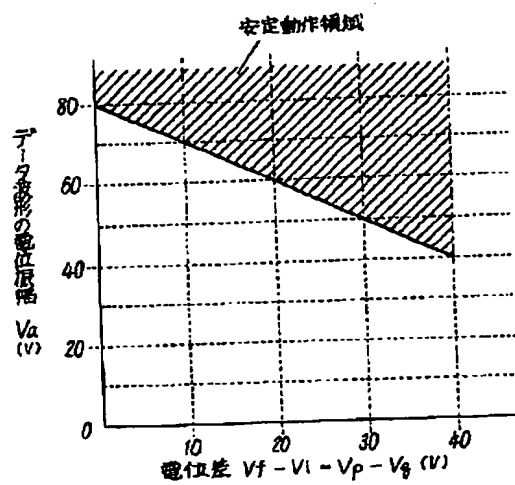
* 【符号の説明】

- 1 第一のガラス基板
- 2 走査電極
- 3 維持電極
- 4 誘電体層
- 5 保護膜
- 6 第二のガラス基板
- 7 誘電体層
- 8 データ電極
- 9 隔壁
- 10 蛍光体
- 11 放電空間
- 12 放電セル

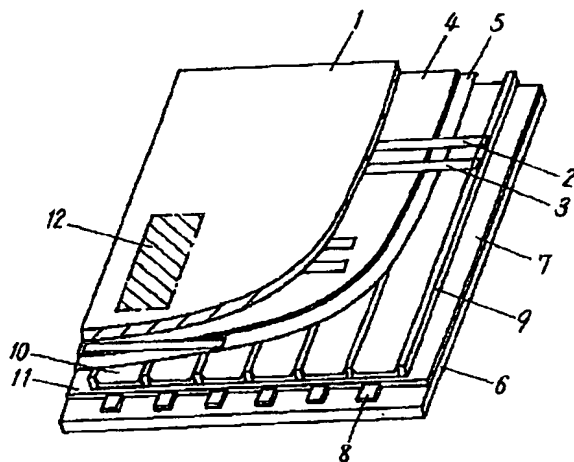
【図 1】



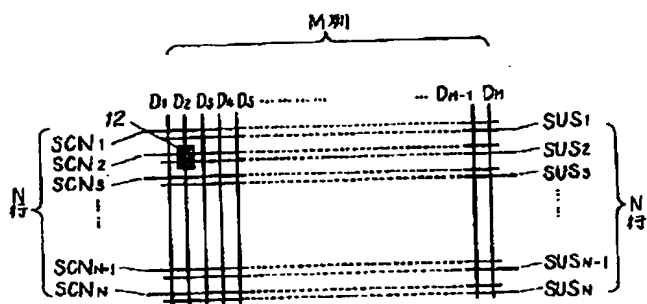
【図2】



【図3】



【図4】



【図 5】

